

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-101099  
(43)Date of publication of application : 07.04.2000

(51)Int.Cl.

H01L 29/872

(21)Application number : 10-263506  
(22)Date of filing : 17.09.1998

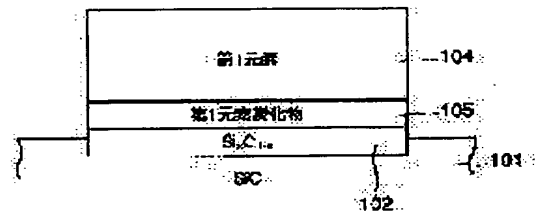
(71)Applicant : TOSHIBA CORP  
(72)Inventor : KOBAYASHI SETSUKO  
SHINOHE TAKASHI  
TAKIGAWA OSAMU  
IMAI SEIJI  
FUJIMOTO HIDETOSHI

## (54) SEMICONDUCTOR DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To obtain a semiconductor device using SiC in which resistance is decreased in ohmic electrode region.

SOLUTION: The semiconductor device has an SiC region 101 and an electrode region formed thereon wherein the electrode region includes an  $\text{Si}_x\text{C}_{1-x}$  layer 102 ( $x>0.5$ ) and a first element carbide layer 105 having negative value of carbide creation enthalpy. The electrode region includes an impurity doped SiC layer.



## LEGAL STATUS

[Date of request for examination] 06.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3361061

[Date of registration] 18.10.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-101099  
(P2000-101099A)

(43) 公開日 平成12年4月7日 (2000. 4. 7)

(51) Int.Cl.<sup>7</sup>  
H 0 1 L 29/872

識別記号

F I  
H 0 1 L 29/48データベース (参考)  
D 4 M 1 0 4

審査請求 未請求 請求項の数12 O L (全 22 頁)

(21) 出願番号 特願平10-263506

(22) 出願日 平成10年9月17日 (1998. 9. 17)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 小林 節子

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内

(72) 発明者 四戸 孝

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内

(74) 代理人 100058479

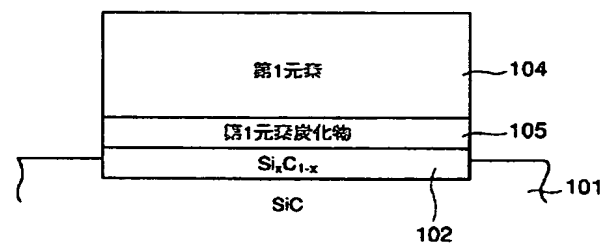
弁理士 鈴江 武彦 (外6名)

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 SiCを用いた半導体装置において、オーミック電極領域での低抵抗化をはかる。

【解決手段】 SiC領域101とこのSiC領域上に形成された電極領域とを有する半導体装置において、電極領域は $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層102と炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層105とを含んで構成されている。

## 【特許請求の範囲】

【請求項1】SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層を含んで構成されていることを特徴とする半導体装置。

【請求項2】SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層及び炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層を含んで構成されていることを特徴とする半導体装置。

【請求項3】SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は不純物がドーピングされたSiC層を含んで構成されていることを特徴とする半導体装置。

【請求項4】SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域が混在した層を含んで構成されていることを特徴とする半導体装置。

【請求項5】n型SiC領域とこのn型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層及び第2の元素の窒化物からなる層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域及び第2の元素の窒化物の領域が混在した層を含んで構成されていることを特徴とする半導体装置。

【請求項6】p型SiC領域とこのp型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層及び2族又は3族の第3の元素を含む層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域が混在した層並びに2族又は3族の第3の元素を含む層を含んで構成されていることを特徴とする半導体装置。

【請求項7】p型SiC領域とこのp型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピー及び珪化物生成

エンタルピーが負の値を持つ第4の元素の炭化物からなる層、第4の元素の珪化物からなる層及び2族又は3族の第3の元素を含む層を含んで構成されている、或いは、炭化物生成エンタルピー及び珪化物生成エンタルピーが負の値を持つ第4の元素の炭化物の領域及び第4の元素の珪化物の領域が混在した層並びに2族又は3族の第3の元素を含む層を含んで構成されていることを特徴とする半導体装置。

【請求項8】SiC領域とこのSiC領域上に形成された電極部とこの電極部上に形成された配線部とを有する半導体装置であって、前記配線部に用いる材料は所定の金属に珪素及び炭素が含有されたものであることを特徴とする半導体装置。

【請求項9】前記所定の金属には該金属に対する固溶限界以上の濃度で珪素及び炭素が含有されていることを特徴とする請求項8に記載の半導体装置。

【請求項10】SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域はGe濃度が $1.0 \times 10^{21} \text{cm}^{-3}$ 以上である $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層を含んで構成されていることを特徴とする半導体装置。

【請求項11】第1導電型のSiC領域と、この第1導電型のSiC領域にショットキー接合された電極部と、この電極部の外周部に対応する領域において該電極部と前記第1導電型のSiC領域とに挟まれた第2導電型のSiC領域とを有する半導体装置であって、前記電極部と前記第2導電型のSiC領域の境界部にGe濃度が $1.0 \times 10^{21} \text{cm}^{-3}$ 以上の $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層が形成されていることを特徴とする半導体装置。

【請求項12】酸素或いは $1 \times 10^{18} \text{cm}^{-3}$ 以下の水素を含有するSiC領域を有することを特徴とする半導体装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置、特にSiCを用いた半導体装置に関する。

【0002】

【従来の技術】従来より、ショットキーダイオード等に用いるSiCのオーミック電極としてはNiが広く用いられている。しかし、NiはSiC中のシリコンと反応して珪化物を形成し、余った炭素が電極表面やSiCと電極との界面に偏析し、オーミック電極の高抵抗化や劣化を起こすといった問題がある。また、オーミック電極表面に炭素が析出すると、オーミック電極表面上に配線部を形成した際に電極部や配線部の劣化や高抵抗化を起こすことになる。

【0003】また、SiCを用いたショットキーダイオードでは、逆方向電圧での耐圧を得るために、ショットキー電極の周辺部にSiC基板とは逆の導電型のガードリングを設けている。しかしながら、ショットキー接合

を得るためのショットキー電極及びオーミック接触が必要なガードリング用の電極を同一の電極材で形成する場合、ショットキー接合は得られても十分なオーミック接触が得られないという問題がある。

【0004】一方、SiCは、不純物を作る深い準位にキャリアがトラップされることが多いためキャリア濃度が低下するといった問題や、空孔等に起因する結晶欠陥が多いためキャリア移動度が低下して素子の電気的特性を低下させるといった問題もある。

【0005】

【発明が解決しようとする課題】このように、SiCを用いた半導体装置では、炭素の析出等によりオーミック電極領域等での抵抗が高くなるという問題があった。また、SiCはトラップや結晶欠陥に起因して、キャリア濃度やキャリア移動度が低下しやすいといった問題もあった。

【0006】本発明は上記従来の課題に対してなされたものであり、SiCを用いた半導体装置において、オーミック電極領域等での低抵抗化をはかることを第1の目的とし、SiCのキャリア濃度やキャリア移動度を向上させることを第2の目的としている。

【0007】

【課題を解決するための手段】本発明は、SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層を含んで構成されていることを特徴とする。

【0008】 $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層は、SiC（本明細書において単にSiCと記載したものは、特に断らない限り、通常は $\text{Si}_{0.5}\text{C}_{0.5}$ を指すものとする）に比べてバンドギャップが狭い。したがって、本発明によれば、 $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層を設けることにより、その上に金属層等を形成したときに金属/半導体界面におけるエネルギーバリアハイトを低くすることができ、オーミック接触抵抗を低減することができる。

【0009】また本発明は、SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層及び炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層を含んで構成されていることを特徴とする。

【0010】本発明では、第1の元素の炭化物生成エンタルピーが負の値であるため、SiC領域の炭素と第1の元素が反応して第1の元素の炭化物が形成されるとともに、 $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層が形成される。この $\text{Si}_x\text{C}_{1-x}$ 層により、先の発明と同様、オーミック接触抵抗を低減することができる。また、炭化物生成エンタルピーが負の値を持つ第1の元素の作用により、炭素の析出によって生じる電極の高抵抗化や劣化といった問題を防止することができる。

【0011】また本発明は、SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は不純物が高濃度ドーピングされたSiC層を含んで構成されていることを特徴とする。

【0012】本発明によれば、高濃度ドーピングされたSiC層を設けることにより、その上に金属層等を形成したときに、キャリアがSiC領域/金属層界面をトンネリングすることができ、オーミック接触抵抗を低減することができる。なお、ここでいうSiC層には、 $\text{Si}_{0.5}\text{C}_{0.5}$ 層の他に、 $x > 0.5$ である $\text{Si}_x\text{C}_{1-x}$ 層も含まれる。

【0013】また本発明は、SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域が混在した層を含んで構成されていることを特徴とする。

【0014】本発明では、第2の元素の珪化物生成エンタルピーが負の値であるため、SiC領域の珪素と第2の元素が反応して第2の元素の珪化物が形成され、この第2の元素の珪化物によってSiC領域に対する良好なオーミック接触が得られる。また、第1の元素の炭化物生成エンタルピーが負の値であるため、SiC領域の炭素と第1の元素が反応して第1の元素の炭化物が形成され易く、珪化物生成に伴う炭素の析出によって生じる電極の高抵抗化や劣化といった問題を防止することができる。

【0015】また本発明は、n型SiC領域とこのn型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層及び第2の元素の窒化物からなる層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域及び第2の元素の窒化物の領域が混在した層を含んで構成されていることを特徴とする。

【0016】本発明では、先の発明と同様、第2の元素の珪化物によって良好なオーミック接触が得られ、かつ、第1の元素の炭化物が形成されることによって炭素の析出が抑制できるといった効果の他、第2の元素の窒化物の作用により、n型SiC領域のn型ドーパントである窒素がn型SiC領域から引き出されることが防止され、ドーピング濃度の低下を防止することができ、オーミック接触抵抗を低減できるといった効果が得られ

る。

【0017】また本発明は、 $p$ 型SiC領域とこの $p$ 型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物からなる層、珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物からなる層及び2族又は3族の第3の元素を含む層を含んで構成されている、或いは、炭化物生成エンタルピーが負の値を持つ第1の元素の炭化物の領域及び珪化物生成エンタルピーが負の値を持つ第2の元素の珪化物の領域が混在した層並びに2族又は3族の第3の元素を含む層を含んで構成されていることを特徴とする。

【0018】本発明でも、先の発明と同様、第2の元素の珪化物によって良好なオーミック接触が得られ、かつ、第1の元素の炭化物が形成されることによって炭素の析出が抑制できるといった効果の他、第3の元素を含む層（通常は、第3の元素が不純物としてドーピングされたSiC ( $Si_{0.5}C_{0.5}$  或いは  $x > 0.5$  の  $Si_xC_{1-x}$ ) からなる) をキャリアがトンネリングすることができるため、オーミック接触抵抗を低減できるといった効果が得られる。

【0019】また本発明は、 $p$ 型SiC領域とこの $p$ 型SiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域は、炭化物生成エンタルピー及び珪化物生成エンタルピーが負の値を持つ第4の元素の炭化物からなる層、第4の元素の珪化物からなる層及び2族又は3族の第3の元素を含む層を含んで構成されている、或いは、炭化物生成エンタルピー及び珪化物生成エンタルピーが負の値を持つ第4の元素の炭化物の領域及び第4の元素の珪化物の領域が混在した層並びに2族又は3族の第3の元素を含む層を含んで構成されていることを特徴とする。

【0020】本発明では、第4の元素の炭化物生成エンタルピー及び珪化物生成エンタルピーがいずれも負であり、先の発明における第1の元素及び第2の元素が同一の元素となる場合である。したがって、先の発明と同様、第4の元素の珪化物によって良好なオーミック接触が得られ、かつ、第4の元素の炭化物が形成されることによって炭素の析出が抑制できるといった効果、さらには、第3の元素を含む層をキャリアがトンネリングすることによりオーミック接触抵抗を低減できるといった効果が得られる。

【0021】また本発明は、SiC領域とこのSiC領域上に形成された電極部とこの電極部上に形成された配線部とを有する半導体装置であって、前記配線部に用いる材料は所定の金属に珪素及び炭素が含有されたものであることを特徴とする。

【0022】前記所定の金属には該金属に対する固溶限界以上の濃度で珪素及び炭素が含有されていることが好ましい。

【0023】本発明によれば、配線部の金属に対して珪素の他に炭素が含有されているため、SiC領域からの炭素の析出によって引き起こされる電極部や配線部の劣化や高抵抗化を防止することができる。

【0024】また本発明は、SiC領域とこのSiC領域上に形成された電極領域とを有する半導体装置であって、前記電極領域はGe濃度が $10^{21} \text{ cm}^{-3}$ 以上である $Si_{1-x-y}C_xGe_y$ 層を含んで構成されていることを特徴とする。

【0025】 $Si_{1-x-y}C_xGe_y$ はSiCに比べてバンドギャップが狭い。したがって、本発明によれば、 $Si_{1-x-y}C_xGe_y$ 層を設けることにより、その上に金属層等を形成したときに金属/半導体界面におけるエネルギーバリアハイトを低くすることができ、オーミック接触抵抗を低減することができる。 $Si_{1-x-y}C_xGe_y$ 層には不純物となる元素がドーピングされていてもよい。Geと不純物をイオン注入等でアモルファス化させて導入することにより、不純物のドーピング濃度を飛躍的に向上させることができ、より一層低抵抗化をはかることができる。なお、上記xの範囲は $0 < x \leq 0.5$ であることが好ましく、yの範囲は $0 < y \leq 0.3$ であることが好ましい。

【0026】また本発明は、第1導電型のSiC領域と、この第1導電型のSiC領域にショットキー接合された電極部と、この電極部の外周部に対応する領域において該電極部と前記第1導電型のSiC領域とに挟まれた第2導電型のSiC領域とを有する半導体装置であって、前記電極部と前記第2導電型のSiC領域の境界部にGe濃度が $10^{21} \text{ cm}^{-3}$ 以上の $Si_{1-x-y}C_xGe_y$ 層が形成されていることを特徴とする。

【0027】本発明では、電極部とガードリングとなる第2導電型のSiC領域の境界部に所定のGe濃度の $Si_{1-x-y}C_xGe_y$ 層 ( $0 < x \leq 0.5$ ,  $0 < y \leq 0.3$  であることが好ましい) が形成されているので、電極部とガードリングとの間で十分に低抵抗なオーミック接触を得ることができる。

【0028】また本発明に係る半導体装置は、酸素或いは $1 \times 10^{18} \text{ cm}^{-3}$ 以下の酸素を含有するSiC領域を有することを特徴とする。なお、酸素濃度についても $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましい。

【0029】本発明では、SiCに酸素を含有させることにより非ドーパント不純物の作る深い準位を補償することができ、また、SiCに酸素を含有させることにより結晶欠陥を緩和させることができるため、キャリア濃度及びキャリア移動度を上昇させることができる。

【0030】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して説明する。

【0031】（第1実施形態）図1は、本発明の第1の実施形態に係る電極構造の一例を示した断面図である。

図1に示すように、SiC基板101上に $\text{Si}_x\text{C}_{1-x}$ 層102と金属層103が層状に形成されている。

【0032】 $\text{Si}_x\text{C}_{1-x}$ 層は $x > 0.5$ となっており、バンドギャップがSiCより狭くなっている。また、SiC/SiC $\text{Si}_x\text{C}_{1-x}$ 界面から金属層方向に向かってSiの割合が連続的に増加しており、金属層方向に向かってバンドギャップが連続的に狭くなっている。したがって、半導体/金属界面のエネルギーバリアが低く、オーミック接触抵抗が低減できる。また、SiC基板101上に $\text{Si}_x\text{C}_{1-x}$ 層102を形成することにより上層側との密着性を向上させることも可能となる。

【0033】図2は、本実施形態に係る電極構造の他の例を示した断面図である。電極構造の基本的な構成は、図1に示した例と同様である。図1の例と異なるのは、 $\text{Si}_x\text{C}_{1-x}$ 層102がSiC基板101に埋もれている点である。電極の作製方法によっては、本例のように $\text{Si}_x\text{C}_{1-x}$ 層102の位置が変わることがあるが、図1の例と同様の効果を奏することができる。

【0034】(第2実施形態)図3は、本発明の第2の実施形態に係る電極構造の一例を示した断面図である。図3に示すように、SiC基板101上にポリSiC層120と金属層103が層状に形成されている。

【0035】ポリSiC層120は、SiC基板101と同じ導電型となるように不純物がドーピングされており、ポリSiC層120のドーピング濃度は $10^{18}\text{cm}^{-3}$ 以上となっている。高温度にドーピングされたポリSiC層120をSiC基板101と金属層103との間に挟むことによって、キャリアはSiC基板101/金属層103界面をトンネリングするため、オーミック接触抵抗を低減することができる。また、SiC基板101上にポリSiC層120を形成することにより上層側との密着性を向上させることも可能となる。

【0036】(第3実施形態)図4は、本発明の第3の実施形態に係る電極構造の一例を示した断面図である。図4に示すように、SiC基板101上に $\text{Si}_x\text{C}_{1-x}$ 層102、第1元素炭化物層105及び第1元素層(金属層)104が層状に形成されている。

【0037】第1元素には、炭化物生成エンタルピーが負の値をもつ元素を用い、具体的には、Ta, Zr, Nb, Ti, Th, Be, V, Cr, Al, B, Ce, W, Mn, Ca等の中から選択される。

【0038】第1の実施形態と同様、 $\text{Si}_x\text{C}_{1-x}$ 層は $x > 0.5$ となっており、SiC/SiC $\text{Si}_x\text{C}_{1-x}$ 界面から上層側に向かってSiの割合が増加しているため、オーミック接触抵抗することが低減できる。また、SiC基板101上に $\text{Si}_x\text{C}_{1-x}$ 層102を形成するため密着性を向上させることができる。

【0039】図5は、図4に示したような構成を有する電極構造を作製するための製造方法の一例を示した工程断面図である。

【0040】図5(a)に示すように、SiC基板101上に第1元素層104を層状に形成した後、熱処理を行って図5(b)に示すような構造を作製する。第1元素は炭化物生成エンタルピーが負の値をもつ元素であるため、SiC基板101中の炭素と反応し、第1元素炭化物層105が形成される。その際、SiC基板101表面からは炭素が抜けるので、Siリッチな領域である $\text{Si}_x\text{C}_{1-x}$ 層102が形成される。このように、本例ではSiC基板101中の炭素は第1元素と反応するので、炭素が析出するという問題は起らない。

【0041】図6は、図4に示したような構成を有する電極構造を作製するための製造方法の他の例を示した工程断面図である。

【0042】図6(a)に示すように、SiC基板101上にポリSi層106と第1元素層104を層状に形成した後、熱処理を行う。第1元素は炭化物生成エンタルピーが負の値をもつ元素であるため、SiC基板101中の炭素と反応し、図6(b)に示すように、第1元素炭化物層105が形成される。また、SiC基板101中の炭素はポリSi層106とも反応し、さらにSiC基板101表面からは炭素が抜けるため、Siリッチな $\text{Si}_x\text{C}_{1-x}$ 層102が形成される。なお、ポリSi層106にSiC基板101と同じ導電型となるように不純物が高温度にドーピングされていれば、さらにオーミック接触抵抗を低減することが可能である。

【0043】図7は、図4に示したような構成を有する電極構造を作製するための製造方法の他の例を示した工程断面図である。

【0044】図7(a)に示すように、SiC基板101上にポリSi層106を層状に形成した後、ポリSi層106上にドーパントをイオン注入する。SiC基板101とポリSi層106は同じ導電型であり、イオン注入されるドーパント元素は、SiC基板101がn型であれば5族元素、具体的にはN, P, As, Sb, Biから選ばれる1つ以上の元素であり、SiC基板101がp型であれば3族元素或いは2族元素、具体的にはB, Al, Ga, In, Tl, Zn, Cd, Hg, Sc, Y, Be, Mg, Ca, Sr, Ba, Raから選ばれる1つ以上の元素である。イオン注入により、図7(b)に示すように、ポリSi層106はドーパントポリSi層107となり、ドーパントポリSi層107の下にSiC基板101もイオン注入されてアモルファス領域108となる。

【0045】次に、図7(c)に示すように、ドーパントポリSi層107上に第1元素層104を形成し、熱処理を行う。第1元素は炭化物生成エンタルピーが負の値をもつ元素であるため、図7(d)に示すように、第1元素炭化物層105が形成され、ドーパントポリSi層107も炭素と反応して $\text{Si}_x\text{C}_{1-x}$ 層102が形成される。アモルファス領域は熱処理によって再結晶化する。

が、アモルファス化したSiCが熱処理によって再結晶化するとき3C-SiC結晶構造になりやすいというSiCの特質があるので、 $Si_xC_{1-x}$ 層102の結晶構造は3Cの比率が多くなる。3C-SiCは4H-SiCや6H-SiCに比べてバンドギャップが狭いため、よりオーミック接触抵抗の低減をはかることができる。

【0046】(第4実施形態)第8は、本発明の第4の実施形態に係る電極構造の一例及びその製造方法を示した工程断面図である。

【0047】図8(a)に示すように、SiC基板101上にポリSiC層109を層状に形成した後、ポリSiC層109上にドーパントをイオン注入する。SiC基板101とポリSiC層109は同じ導電型である。イオン注入するドーパント元素については、図7において説明したものと同様である。イオン注入により、図8(b)に示すように、ポリSiC層109はドーフトポリSiC層110となり、ドーフトポリSiC層110の下のSiC基板101もイオン注入されてアモルファス領域111となる。

【0048】次に、図8(c)に示すように、ドーフトポリSiC層110上に金属層112を積層した後、熱処理を行う。金属層112を積層する前に熱処理をし、その後に金属層112を積層してもよい。これにより、図8(d)に示すように、炭化物層113が形成され、ドーフトポリSiC層110は再結晶化して $Si_xC_{1-x}$ 層102が形成される。アモルファス化したSiCが熱処理によって再結晶化するとき3C-SiC結晶構造になりやすいというSiCの特質があるので、 $Si_xC_{1-x}$ 層102の結晶構造は3Cの比率が多くなる。したがって、図7において説明したのと同様の理由から、オーミック接触抵抗を低減することができる。

【0049】(第5実施形態)図9は、本発明の第5の実施形態に係る電極構造の一例を示した断面図である。図9に示すように、SiC基板101上に第2元素珪化物層124、第2元素層123、第1元素炭化物層122及び第1元素層121が層状に形成されている。

【0050】第1元素は、炭化物生成エンタルピーが負の値をもつ元素であり、具体的には、Ta, Zr, Nb, Ti, Th, Be, V, Cr, Al, B, Ce, W, Mn, Ca等の中から選択される。第2元素は、珪化物生成エンタルピーが負の値をもつ元素であり、具体的には、Ca, Ti, Ni, Th, Ta, Co, Mo, Cr, Mn, Nb, Fe, Re等の中から選択される。

【0051】図10は、図9に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図10(a)に示すように、第2元素層123と第1元素層121を層状に形成し、熱処理を行うことにより、図10(b)に示すように、第2元素珪化物層124と第1元素炭化物層122が形成される。

【0052】従来より珪化物がSiC上に形成されることによりオーミック接触が得られることが知られているが、炭化物層が形成されることにより珪化物生成による余剰炭素の偏析が無い場合、オーミック電極のより一層の低抵抗化をはかることができる。

【0053】(第6実施形態)図11は、本発明の第6の実施形態に係る電極構造の一例を示した断面図である。図11に示すように、SiC基板101上に第1元素からなる領域、第2元素からなる領域、第1元素炭化物からなる領域及び第2元素珪化物からなる領域が混在した混在層125が形成されている。

【0054】第1元素は、炭化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。第2元素は、珪化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。

【0055】図12は、図11に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図12(a)に示すように、SiC基板101上に第1元素と第2元素が混在した混在層126を形成し、熱処理を行うことにより、図12(b)に示すように混在層125が形成される。

【0056】本例では、混在層125中の珪化物によりSiCとのオーミック接触が得られる他、混在層125中に炭化物が形成されることにより珪化物生成による余剰炭素の偏析が無い場合、オーミック電極のより一層の低抵抗化をはかることができる。また、本実施形態では第5の実施形態と比較して、1層のみの堆積で済むため製造方法が簡便になる。

【0057】図13は、本実施形態に係る電極構造の他の例を示した断面図である。すなわち、混在層125上にキャップ層127が形成されている。キャップ層127の材料は、Pt, Au, Pd, Ni等、酸素と反応しにくい金属元素の中から選択されることが望ましい。キャップ層127を形成することにより、電極が空気中の酸素と反応して劣化することを防止することができる。

【0058】(第7実施形態)図14は、本発明の第7の実施形態に係る電極構造の一例を示した断面図である。図14に示すように、n型SiC基板130上に、第2元素珪化物層134、第2元素窒化物層133、第1元素炭化物層132及び第1元素層131が形成されている。

【0059】第1元素は、炭化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。第2元素は、珪化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。

【0060】図15は、図14に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図15(a)に示すように、n型SiC基板130

上に、第2元素窒化物層133と第1元素層131を層状に形成し、熱処理を行うことにより、図15(b)に示すように、第2元素珪化物層134、第1元素炭化物層132が形成される。

【0061】珪化物がSiC上に形成されることによりオーミック接触が得られる他、炭化物層が形成されることにより珪化物生成による余剰炭素の偏析が無い、ため、オーミック電極のより一層の低抵抗化をはかることができる。また、第2元素窒化物を用いているため、n型SiC中のドーパントである窒素がSiC中から引き出されることがなく、高濃度を保つことができるので、さらにオーミック接触抵抗の低減がはかれる。

【0062】(第8実施形態)図16は、本発明の第8の実施形態に係る電極構造の一例を示した断面図である。図16に示すように、n型SiC基板130上に第1元素からなる領域、第2元素窒化物からなる領域、第1元素炭化物からなる領域及び第2元素珪化物からなる領域が混在した混在層135が形成されている。

【0063】第1元素は、炭化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。第2元素は、珪化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。

【0064】図17は、図16に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図17(a)に示すように、n型SiC基板130上に第1元素と第2元素窒化物が混在した混在層136を形成し、熱処理を行うことにより、図17(b)に示すように混在層135が形成される。

【0065】本例では、混在層135中の珪化物によりSiCとのオーミック接触が得られる他、混在層135中に炭化物が形成されることにより珪化物生成による余剰炭素の偏析が無い、ため、オーミック電極のより一層の低抵抗化をはかることができる。また、第2元素窒化物により、n型SiC中のドーパントである窒素がSiC基板中から引き出されることがなく、より一層オーミック接触抵抗の低減をはかることができる。また、本実施形態では第7の実施形態と比較して、1層のみの堆積で済むため製造方法が簡便になる。

【0066】図18は、本実施形態に係る電極構造の他の例を示した断面図である。すなわち、図17で示した混在層135上にキャップ層137が形成されている。キャップ層137の材料及びキャップ層による効果は、図13で示したキャップ層の例と同様である。

【0067】(第9実施形態)図19は、本発明の第9の実施形態に係る電極構造の一例を示した断面図である。図19に示すように、p型SiC基板140上に、SiCに不純物が高温度にドーパされた第3元素高濃度層145、第2元素珪化物層144、第2元素層143、第1元素炭化物層142及び第1元素層141が形

成されている。

【0068】第1元素は、炭化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。第2元素は、珪化物生成エンタルピーが負の値をもつ元素であり、第5の実施形態と同様の元素が用いられる。第3元素としては、3族元素或いは2族元素が用いられ、具体的には、B, Al, Ga, In, Tl, Sc, Y, Be, Mg, Ca, Sr, Ba, Ra, Zn, Cd, Hg等から選択される。

【0069】図20は、図19に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図20(a)に示すように、p型SiC基板140上に第3元素層146、第2元素層143及び第1元素層141が層状に形成し、熱処理を行うことにより、図20(b)に示すように、第3元素高濃度層145、第2元素珪化物層144及び第1元素炭化物層142が形成される。

【0070】本例では、第3元素をドーパントとして含む高濃度層145を形成することにより、この高濃度層145をキャリアがトンネリングするため、オーミック接触抵抗の低減をはかることができる。

【0071】(第10実施形態)図21は、本発明の第10の実施形態に係る電極構造の一例を示した断面図である。図21に示すように、p型SiC基板140上に、SiCに高温度の不純物がドーパされた第3元素高濃度層152と、第1元素からなる領域、第2元素からなる領域、第3元素からなる領域、1元素炭化物からなる領域及び第2元素珪化物からなる領域が混在した混在層151とが層状に形成されている。第1元素、第2元素及び第3元素には、第9の実施形態と同様の元素が用いられる。

【0072】図22は、図21に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図22(a)に示すように、p型SiC基板140上に第1元素、第2元素及び第3元素が混在した混在層153を形成し、熱処理を行うことにより、図22(b)に示すように、SiCに不純物が高温度にドーパされた第3元素高濃度層152と混在層151が形成される。

【0073】本例でも、第3元素をドーパントとして含む高濃度層152を形成することにより、第9の実施形態と同様に、オーミック接触抵抗の低減をはかることができる。

【0074】図23は、本実施形態に係る電極構造の他の例を示した断面図である。すなわち、図22で示した混在層151上にキャップ層154が形成されている。キャップ層154の材料及びキャップ層による効果は、図13で示したキャップ層の例と同様である。

【0075】図24は、図23に示したような構成を有する電極構造の製造方法の一例を示した工程断面図であ



る。図24(a)に示すように、第2元素と第3元素をp型SiC基板140上にイオン注入し、図24(b)に示すようにアモルファス領域155を形成する。続いて、図24(c)に示すように、第1元素、第2元素及び第3元素の混在層を形成し、さらに熱処理を行って、図24(d)に示すように混在層151を形成する。さらにその上にキャップ層154を積層することにより、電極が空気中の酸素と反応して劣化することを防止する。図24(a)のように、第2元素と第3元素のイオン注入を同時に行うと、第3元素がドーパントとしてp型-SiC140中に導入されるのを促進することができ、オーミック接触抵抗をさらに低下させることができる。

【0076】(第11実施形態)図25は、本発明の第11の実施形態に係る電極構造の一例を示した断面図である。図25に示すように、p型SiC基板140上に、SiCに高濃度の不純物がドーパされた第3元素高濃度層162と、第3元素からなる領域、第4元素からなる領域、第4元素炭化物からなる領域及び第4元素珪化物からなる領域が混在した混在層161が層状に形成されており、さらにキャップ層163が形成されている。

【0077】第4元素は、炭化物生成エンタルピー及び珪化物生成エンタルピーがともに負の値を持つ元素であり、具体的にはTa、Nb、Ti、Th、Cr、Mn、Ca等の中から選択される。第3元素としては、3族元素或いは2族元素が用いられ、具体的には先に示したものと同様である。本例でも、第3元素をドーパントとして含む高濃度層162を形成することにより、オーミック接触抵抗の低減をはかることができる。

【0078】図26は、図25に示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。図26(a)に示すように、第4元素と第3元素をp型SiC基板140上にイオン注入し、図26(b)に示すようにアモルファス領域165を形成する。続いて、図26(c)に示すように、第3元素層166及び第4元素層167を形成し、さらに熱処理を行って、図26(d)に示すように混在層161を形成する。さらにその上にキャップ層163を積層することにより、電極が空気中の酸素と反応して劣化することが防止される。

【0079】なお、以上説明した第1～第11の実施形態において、熱処理はAr等の不活性ガス雰囲気中において500℃～1000℃、好ましくは700℃～900℃で行うことが好ましい。

【0080】(第12実施形態)図27は、本発明の第12の実施形態に係る半導体装置の断面図を示したものである。

【0081】図27に示すように、SiCを用いたIGBT201の電極201a上にAl-Si-C配線材2

02が形成されており、このAl-Si-C配線材202にはAlワイヤ203がボンディングされている。Al-Si-C配線材202は、Al中に固溶限界以上のSi及び固溶限界以上のCが固溶している。Al中のSi濃度は1.5%、C濃度は0.7%程度が望ましい。

【0082】通常Siに対して配線材として用いられるAl-Si合金をSiCに対して用いた場合、SiCから炭素が引き出されるという問題が生じる。本例では、SiCデバイス上に形成される配線材として上述したようなAl-Si-Cを用いることにより、Si中の炭素の析出によって引き起こされる電極や配線材の劣化を防ぎ、電極部分や配線部分の抵抗を低減することができる。

【0083】(第13実施形態)図28は本発明の第13の実施形態に係る半導体装置の断面図を示したものである。

【0084】図28に示すように、SiC基板211主表面上にはSiCエピ層212及びショットキー電極213が形成され、SiC基板211裏面上にはオーミック電極214が形成され、これらによりSiC-SBD(ショットキーバリアダイオード)210を形成している。SiC-SBD210のショットキー電極213上とオーミック電極214上には、Al中に固溶限界以上のSi及びCが固溶したAl-Si-C配線材215が形成されている。このAl-Si-C配線材215の効果は、先の実施形態の効果と同様であり、配線材としてAl-Si-Cを用いることにより、Si中の炭素の析出により引き起こされる電極や配線材の劣化を防ぎ、電極部分や配線部分の抵抗を低減することができる。

【0085】(第14実施形態)図29は、本発明の第14の実施形態に係る半導体装置について、その上面図及び断面図を示したものである。

【0086】図29(a)に示すように、SiC-IGBT222とSiC-SBD221とを組み合わせて同一パッケージ中に配置している。図29(b)に示すように、SiC-IGBT222とSiC-SBD221の主面電極上には、Al-Si-C配線材223が形成されている。Al-Si-C配線材223上には金属層224(Mo等を用いる)を介して電極225(Cu等を用いる)が形成されている。また、SiC-IGBT222とSiC-SBD221の裏面側にも電極226(Cu等を用いる)が形成されている。本例においても、Al-Si-C配線材223により、先に述べたのと同様の効果を得ることができる。

【0087】なお、上記実施形態12～14では、SiC-IGBTやSiC-SBDを例にあげて説明したが、これらに限らず、SiCを用いたスイッチング素子や整流素子など、他の半導体デバイスに対しても上述したような構成を適用することが可能である。

【0088】(第15実施形態)図30は、本発明の第

15の実施形態に係る半導体装置の製造方法を示した工程断面図である。

【0089】まず、図30(a)に示すように、SiC基板251全体をSiO<sub>2</sub>膜252で覆う。その後、SiC基板251の裏面側のみSiO<sub>2</sub>膜252を取り除き、さらに、図30(b)に示すように、電極材253を堆積する。ただし、電極材253をオーミック電極とする場合、SiC/電極界面の低抵抗オーミック接触を得るために高温の熱処理が必要となる。一方、図30

(d)の工程においてSiC基板251表面に形成される電極255は高温熱処理には耐えられないため、電極255の形成は電極材253の形成及び高温熱処理を完了した後に行わなければならない。しかし、電極255の形成を行うためには、図30(c)の工程においてSiC基板251上に残ったSiO<sub>2</sub>膜252を除去しなければならない。SiO<sub>2</sub>膜252を除去するためにはHFなどの酸を用いるが、その際、電極材253が酸に侵食される恐れがある。そこで、電極材253上に酸に対して不溶性の金属を用いて電極材254を形成し、電極材253が酸に侵食されることを防止する。

【0090】耐酸性の電極材254としては、4A族、5A族、6A族元素であるTi、Zr、Hf、V、Nb、Ta、Cr、Mo、Wから選択された1つ以上の金属を用いるようにとする。

【0091】(第16実施形態)図31は、本発明の第16の実施形態に係る電極構造の一例を示した断面図である。図31に示すように、SiC基板301上にSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302とキャップ層303が層状に形成されている。xは0≤x≤0.5、yは0≤y≤0.3であり、Ge濃度は10<sup>21</sup>cm<sup>-3</sup>以上となっている。

【0092】キャップ層303には、金属、金属間化合物など、具体的にはNi、Pd、Pt、Cu、Ag、Au、Zn、Al、Ga、In、C、Si、Ge、Sn、Pb、Ti、Zr、Hf、V、Nb、Ta、Cr、Mo、Wの中から選択された1つ以上の元素を含むものを用いることが望ましい。

【0093】Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>はSiCと比較してバンドギャップが狭いため、SiC基板301と金属導電性を有するキャップ層303との間にSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302を介在させることにより、金属/半導体界面のバリアを低下させることができ、オーミック接触抵抗を低減することができる。また、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302がSiC基板301と同じ導電型にドーピングされていれば、さらに接触抵抗の低いオーミック電極を得ることができる。

【0094】図32は、本実施形態に係る電極構造の他の例を示した断面図である。電極構造の基本的な構成は、図31に示した例と同様である。図31の例と異なるのは、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302の一部がSiC

基板301に埋もれている点である。電極の作製方法によっては本例のようにSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302の位置が変わることがあるが、図31の例と同様の効果を奏することができる。

【0095】図33は、本実施形態に係る電極構造の他の例を示した断面図である。電極構造の基本的な構成は、図31に示した例と同様である。図31の例と異なるのは、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302全体がSiC基板301に埋もれている点である。電極の作製方法によっては、本例のようにSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302の位置が変わることがあるが、図31の例と同様の効果を奏することができる。

【0096】(第17実施形態)図34は、本発明の第17の実施形態に係る電極構造の一例を示した断面図である。本実施形態が第16の実施形態と異なるのは、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302上にGe層304が層状に形成されている点である。本例では、SiC基板301上にSiCよりもバンドギャップが狭いSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層302が形成され、さらにその上にSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>よりもバンドギャップが狭いGe層304が形成されるので、金属/半導体界面のバリアをより一層低くすることができ、オーミック接触抵抗を一層低下させることができる。

【0097】(第18実施形態)図35は、第16の実施形態で示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。

【0098】図35(a)に示すように、SiC基板301上にSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層321を堆積した後、熱処理を行うことによって、図35(b)に示すように、SiC基板301とSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層322の界面をなじませて不連続性を緩和させる。その後、図35(c)に示すように、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層322上にキャップ層323を堆積させる。

【0099】図36は、第16の実施形態で示したような構成を有する電極構造の製造方法の他の例を示した工程断面図である。

【0100】図36(a)に示すように、SiC基板301上にSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層321とキャップ層323を層状に堆積した後、熱処理を行うことによって図36(b)に示すような構造とする。

【0101】図37は、第16の実施形態で示したような構成を有する電極構造の製造方法の他の例を示した工程断面図である。

【0102】図37(a)に示すように、SiC基板301にGeを加速電圧50keV、ドーズ量3×10<sup>16</sup>cm<sup>-2</sup>でイオン注入し、アモルファス状態のGeイオン注入領域331を形成する。イオン注入温度は室温～800℃が望ましい。Geイオン注入領域331中にはGeが1×10<sup>21</sup>cm<sup>-3</sup>以上の濃度で含有される。次に、図37(b)に示すように、キャップ層332を堆積し

た後、熱処理を行う。熱処理とキャップ層堆積の順番は逆であっても良い。熱処理を行うことによって、図37(c)に示すように、Geイオン注入層331はSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層333となる。

【0103】非晶質状態のイオン注入層を熱処理して再結晶化すると、3C結晶構造になり易いことが知られている。3C結晶構造は4Hや6Hの結晶構造に比べてバンドギャップが狭いので、Si<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層が3C結晶構造となることにより、オーミック接触抵抗をより一層低下させることができる。また、Geのイオン注入時のパワーやドーズ量を調整することにより、Ge濃度や注入領域、さらにはオーミック特性を自在に制御することができる。

【0104】(第19実施形態)図38は、第17の実施形態で示したような構成を有する電極構造の製造方法の一例を示した工程断面図である。

【0105】図38(a)に示すように、SiC基板301にGeを加速電圧50keV、ドーズ量 $3 \times 10^{16} \text{ cm}^{-2}$ でイオン注入し、アモルファス状態のGeイオン注入領域331を形成する。イオン注入温度は室温~800°Cが望ましい。Geイオン注入領域331中にはGeが $1 \times 10^{21} \text{ cm}^{-3}$ 以上の濃度で含有される。次に、図38(b)に示すように、Ge堆積層334、キャップ層335を層状に堆積した後、熱処理を行う。熱処理とGe層及びキャップ層堆積の順番は逆であっても良い。熱処理を行うことによって、図38(c)に示すように、Geイオン注入層331はSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層336となる。

【0106】本例でも、非晶質状態のイオン注入層を熱処理して再結晶化することにより、3C結晶構造を形成し易くなり、オーミック接触抵抗をより一層低下させることができる。

【0107】(第20実施形態)図39は、本発明の第20の実施形態に係る電極構造の製造方法の一例を示した工程断面図である。

【0108】図39(a)に示すように、SiC基板301にGe及びドーパント元素をイオン注入することにより、アモルファス状態のイオン注入領域341を形成する。Geとドーパントイオンは、同時に注入してもよいし別々に注入してもよい。イオン注入温度は室温~800°Cが望ましい。イオン注入領域341中にはGeを $1 \times 10^{21} \text{ cm}^{-3}$ 以上の濃度で含有させる。ドーパント元素には、イオン注入領域341がSiC基板301と同じ導電型となるものを用いる。SiC基板301がn型であれば、ドーパントは5族元素、具体的にはN, P, As, Sb, Bi, V, Nb, Taから選択されるものとし、SiC基板301がp型であれば、ドーパントは3族或いは2族元素、具体的にはB, Al, Ga, In, Tl, Zn, Cd, Hg, Sn, Y, Be, Mg, Ca, Sr, Ba, Raから選択されるものとす

る。

【0109】イオン注入領域341は、アモルファス化することにより、領域341中のドーパント濃度がSiC中における熱平衡状態での固溶限界以上の濃度となる。その結果、次の工程で形成されるSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層343中のドーピング濃度を飛躍的に向上させることができ、オーミック接触抵抗を低減させることができる。

【0110】熱処理を行った後、図39(c)に示すように、キャップ層342を層状に堆積する。熱処理とキャップ層堆積の順番は逆であっても良い。熱処理を行うことにより、イオン注入層341はSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層343となる。キャップ層342としては金属、金属間化合物など、先に示したものと同様のものを用いればよい。

【0111】(第21実施形態)図40は、本発明の第21の実施形態に係る電極構造の製造方法の一例を示した工程断面図である。

【0112】図40(a)に示すように、SiC基板301にGe及びドーパント元素をイオン注入することにより、アモルファス状態のイオン注入領域341を形成する。イオン注入条件やドーパント元素等は、上述した第20の実施形態の場合と同様である。イオン注入領域341は、アモルファス化することにより、領域341中のドーパント濃度がSiC中における熱平衡状態での固溶限界以上の濃度となる。その結果、次の工程で形成されるSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層346中のドーピング濃度を飛躍的に向上させることができ、オーミック接触抵抗を低減させることができる。

【0113】熱処理を行って、図40(b)に示すようにSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層346を形成した後、図40(c)に示すように、Ge層344とキャップ層345を層状に堆積する。熱処理とキャップ層等の堆積の順番は逆であっても良い。キャップ層342としては金属、金属間化合物など、先に示したものと同様のものを用いればよい。また、Ge層344はSiC基板301と同じ導電型にドーピングされていることが望ましい。

【0114】(第22実施形態)図41は、本発明の第22の実施形態に係る電極構造の製造方法の一例を示した工程断面図である。

【0115】図41(a)に示すように、SiC基板301上にGeとドーパント元素の混合物層352を形成した後、図41(b)に示すように、Geとドーパント元素をイオン注入して、アモルファス状態のイオン注入領域351を形成する。イオン注入条件やドーパント元素等は、上述した第20の実施形態の場合と同様である。イオン注入領域351は、アモルファス化することにより、領域351中のドーパント濃度がSiC中における熱平衡状態での固溶限界以上の濃度となる。その結果、次の工程で形成されるSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層35

4中のドーピング濃度を飛躍的に向上させることができ、オーミック接触抵抗を低減させることができる。

【0116】熱処理を行って、図41(c)に示すように $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層354を形成した後、キャップ層353を層状に堆積する。熱処理とキャップ層の堆積の順番は逆であっても良い。キャップ層353としては金属、金属間化合物など、先に示したものと同様のものを用いればよい。

【0117】(第23実施形態)図42は、本発明の第23の実施形態に係る電極構造の製造方法を示す断面図である。

【0118】図42(a)に示すように、SiC基板301上にポリSi層361を堆積した後、図42(b)に示すように、Geをイオン注入することにより、アモルファス状態の注入領域362を形成する。イオン注入領域362は、SiC基板301と同じ導電型にドーピングされていることが望ましい。イオン注入温度は室温～800℃が望ましい。イオン注入領域362中にはGeを $1 \times 10^{21} \text{cm}^{-3}$ 以上の濃度で含有させる。

【0119】図42(c)に示すように、熱処理を行ってイオン注入領域362を $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層364とし、さらにその上に電極363を層状に堆積する。熱処理と電極堆積の順番は逆であっても差し支えはない。電極363としては、金属、金属間化合物など、具体的には、Ni、Pd、Pt、Cu、Ag、Au、Zn、Al、Ga、In、C、Si、Ge、Sn、Pb、Ti、Zr、Hf、V、Nb、Ta、Cr、Mo、Wの中から選択された1つ以上の元素を含むものが望ましい。

【0120】(第24実施形態)図43は、本発明の第24の実施形態に係る電極構造の製造方法を示す断面図である。

【0121】図43(a)に示すように、SiC基板301上にポリSi層371を堆積した後、Ge及びドーパント元素をイオン注入することにより、図43(b)に示すように、アモルファス状態のイオン注入領域372を形成する。イオン注入温度は室温～800℃が望ましい。イオン注入領域371中にはGeを $1 \times 10^{21} \text{cm}^{-3}$ 以上の濃度で含有させる。イオン注入条件やドーパント元素等は、先に示した第20の実施形態の場合と同様である。

【0122】図43(c)に示すように、熱処理を行ってイオン注入領域372を $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層374とし、さらにその上に電極373を層状に堆積する。熱処理と電極堆積の順番は逆であっても差し支えはない。電極373には先に示したものと同様の金属等を用いることができる。 $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層374は高濃度で不純物がドーピングされているため、オーミック接触抵抗を低減することができる。

【0123】(第25実施形態)図44は、本発明の第

25の実施形態に係る電極構造の製造方法を示す断面図である。

【0124】図44(a)に示すように、SiC基板301上にSiとGeの混合物層381とキャップ層382を層状に堆積した後、熱処理を行うことにより、図44(b)に示すように、SiC基板301とSi及びGeの混合物層381が反応して $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層383が形成される。キャップ層382としては、先に示したものと同様の金属等を用いればよい。

【0125】(第26実施形態)図45は、本発明の第26の実施形態に係る電極構造の製造方法を示す断面図である。

【0126】図45(a)に示すように、SiC基板301上にSiとGeの混合物層391を層状に堆積した後、ドーパント元素をイオン注入する。その後、図45(b)に示すようにキャップ層393を堆積した後、熱処理を行う。熱処理により、SiC基板301とドーパント元素がイオン注入されたSiとGeの混合物層92が反応し、 $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層394が形成される。 $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層394は高濃度で不純物がドーピングされているため、オーミック接触抵抗を低減することができる。

【0127】なお、以上説明した第16～第26の実施形態において、熱処理はAr等の不活性ガス雰囲気中において500℃～1000℃、好ましくは700℃～900℃で行うことが好ましい。

【0128】(第27実施形態)図46は、本実施形態に係るショットキーダイオードの構成例を示した断面図である。本実施形態は、ショットキー電極の周囲にSiC基板とは逆の導電型のガードリングを設けたときに、ガードリングと電極との間で十分に低抵抗なオーミック接触ができるようにしたものである。

【0129】図46において、401はSiC基板、402はSiCエピタキシャル成長層、403はガードリングとなるドーピング層、404は裏面電極、405は表面処理層(不純物がドーピングされた $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層)、406は表面電極である。

【0130】n型SiC基板401に、ライトドープのn型SiCエピタキシャル成長層402(厚さ10μm)を形成した基板を準備した。SiCはいわゆる4Hタイプの構造を有しており、エピタキシャル成長させた面の方位は(001)面のいわゆるSi面である。

【0131】上記基板に対して、洗浄処理を行った後、酸素雰囲気中1200℃で酸化膜を形成した。その後、常圧CVDによりさらにシリコン酸化膜を形成し、トータル1μmの酸化膜とした。続いて、この酸化膜をパターンニングして所定位置に酸化膜のないパターンを形成した。この酸化膜が形成された基板に対して、1000℃でボロンイオンを $10^{19} \text{cm}^{-3}$ イオン注入した。続いて、1500℃でアニールを行い、ドープしたボロンを

活性化させ、酸化膜のない部分にp型のドーピング層403を形成した。裏面の酸化膜を除去した後、裏面電極404としてNiを1 $\mu$ m蒸着し、さらに950°Cでアニールして裏面において基板とのオーミック性を確保した。

【0132】次に、酸処理でp型のドーピング層403表面を洗浄した後、Geをイオン注入し、図46(b)(図46(a)の拡大図)に示すように、表面処理層405(ボロンがドーピングされたSi<sub>1-x-y</sub>C<sub>x</sub>Ge<sub>y</sub>層)を形成した。表面処理層405中にはGeが $1 \times 10^{21} \text{ cm}^{-3}$ 以上の濃度で含有されている。その後、すべての酸化膜を除去し、表面電極406としてTiを1 $\mu$ m蒸着してパターンニングを行った。さらに、400°Cでアニールを行い、図46に示すような構造を作成した。

【0133】このようにして作成した試料では、SiCエピタキシャル成長層402と表面電極406とはショットキー接触であり、ガードリングとなるp型ドーピング層と表面電極406とは表面処理層405の作用によってオーミック接触となっていた。オーミック接触領域の接触抵抗は $2 \times 10^{-4} \Omega \text{ cm}^2$ であった。これは、Geのイオン注入により表面がアモルファス状態となり、400°C程度の低温アニールでも良好なオーミック性が得られたためである。

【0134】なお、ボロンのイオン注入前に、基板の露出表面を再度酸化して50nm程度の薄い酸化膜を形成する、或いは基板表面にGeを蒸着して薄い層を形成し、その後上記と同様にしてGeのイオン注入を行った試料も作成した。この場合、接触抵抗は $1 \times 10^{-4} \Omega \text{ cm}^2$ であり、さらにオーミック性が改善された。

【0135】また、SiC基板401としてp型のSiCを用い、ガードリングにn型ドーピング層を用いた試料も作成した。表面処理層405にはGe或いはSiをイオン注入したものを用いた。オーミック部分での抵抗は $10^{-5} \Omega \text{ cm}^2$ 台の値であり、オーミック接触が確保できた。Siをイオン注入したものでは、電極との間でシリサイド化が生じ、オーミック性が得られやすくなったためと思われる。

【0136】(第28実施形態)図47は、本発明の第28の実施形態に係るショットキーバリアダイオードの構成例を示した断面図である。

【0137】n型SiC基板500上にn型SiCエピタキシャル層501が形成され、SiCエピタキシャル層501上の所定の領域にはp型SiC層502が形成されており、p型SiC層502に挟まれたSiCエピタキシャル層501上にはショットキー電極503が形成されている。p型SiC層502とショットキー電極503の表面はポリシリコン504で覆われ、またn型SiC基板500裏面上にはオーミック電極505が形成されている。

【0138】SiCエピタキシャル層501中には所定

の濃度の水素が含まれている。SiCはアクセプタ準位及びドナー準位が深く、非ドーパント不純物の作る深い準位にキャリアがトラップされることが多く、素子特性が低下するという問題がある。水素を含有させることによって非ドーパント不純物の作る深い準位を補償することができ、キャリア濃度及びキャリア移動度が上昇し、ショットキーバリアダイオードの電気的特性の向上をはかることができる。

【0139】また、p型SiC層502にも水素が含まれていれば、残留ドナーを不活性化する効果も得られるため、さらにp型SiCのキャリア濃度が上昇し、リーク電流を低減させることもできる。

【0140】水素が含まれたSiCは、表面にドーパントイオンと水素イオンとを同時或いは別々にイオン注入するか、或いは結晶成長時に水素を混合させることによって作製することができる。水素濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、また $1 \times 10^{14} \text{ cm}^{-3}$ 以上であることが好ましい。

【0141】(第29実施形態)図48は、本発明の第29の実施形態に係るショットキーバリアダイオードの構成例を示した断面図である。

【0142】n型SiC基板510上にn型SiCエピタキシャル層511が形成され、SiCエピタキシャル層511上の所定の領域にはシリコン酸化膜512が形成されている。シリコン酸化膜512が形成されたSiCエピタキシャル層511の上部はショットキー電極513で覆われ、またn型SiC基板510裏面上にはオーミック電極514が形成されている。

【0143】n型SiC基板510及びSiCエピタキシャル層511中には所定の濃度の酸素が含まれている。SiCは空孔等に起因する結晶欠陥が多く、酸素を含有させることによって欠陥を緩和させることができ、キャリア濃度及びキャリア移動度が上昇し、ショットキーバリアダイオードの電気的特性の向上をはかることができる。

【0144】酸素が含まれたSiCは、表面にドーパントイオンと酸素イオンとを同時或いは別々にイオン注入するか、或いは結晶成長時に酸素を混合させることによって作製することができる。酸素濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、また $1 \times 10^{14} \text{ cm}^{-3}$ 以上であることが好ましい。

【0145】なお、上記第28及び29の実施形態ではショットキーバリアダイオードを例に説明したが、SiCを用いた整流素子やスイッチング素子など、他のSiC半導体素子にも適用可能である。

【0146】また、上記各実施形態で示したSiCには、2H、4H、6H、3C等全ての結晶構造をもつSiCがあてはまる。

【0147】以上、本発明の実施形態について説明したが、本発明はこれらの実施形態に限定されるものではない。

く、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。

【0148】

【発明の効果】本発明によれば、SiCを用いた半導体装置において、電極領域を所定の構造にすることによって低抵抗化をはかることができる。また、SiCに酸素や水素を含有させることによって、キャリア濃度やキャリア移動度の低下を抑制することができる。よって、本発明によれば、高性能の半導体装置を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る構成の一例を示した図。

【図2】本発明の第1の実施形態に係る構成の他の例を示した図。

【図3】本発明の第2の実施形態に係る構成の一例を示した図。

【図4】本発明の第3の実施形態に係る構成の一例を示した図。

【図5】本発明の第3の実施形態に係る製造工程の一例を示した図。

【図6】本発明の第3の実施形態に係る製造工程の他の例を示した図。

【図7】本発明の第3の実施形態に係る製造工程の他の例を示した図。

【図8】本発明の第4の実施形態に係る製造工程の一例を示した図。

【図9】本発明の第5の実施形態に係る構成の一例を示した図。

【図10】本発明の第5の実施形態に係る製造工程の一例を示した図。

【図11】本発明の第6の実施形態に係る構成の一例を示した図。

【図12】本発明の第6の実施形態に係る製造工程の一例を示した図。

【図13】本発明の第6の実施形態に係る構成の他の例を示した図。

【図14】本発明の第7の実施形態に係る構成の一例を示した図。

【図15】本発明の第7の実施形態に係る製造工程の一例を示した図。

【図16】本発明の第8の実施形態に係る構成の一例を示した図。

【図17】本発明の第8の実施形態に係る製造工程の一例を示した図。

【図18】本発明の第8の実施形態に係る構成の他の例を示した図。

【図19】本発明の第9の実施形態に係る構成の一例を示した図。

【図20】本発明の第9の実施形態に係る製造工程の一

例を示した図。

【図21】本発明の第10の実施形態に係る構成の一例を示した図。

【図22】本発明の第10の実施形態に係る製造工程の一例を示した図。

【図23】本発明の第10の実施形態に係る構成の他の例を示した図。

【図24】本発明の第10の実施形態に係る製造工程の他の例を示した図。

【図25】本発明の第11の実施形態に係る構成の一例を示した図。

【図26】本発明の第11の実施形態に係る製造工程の一例を示した図。

【図27】本発明の第12の実施形態に係る構成の一例を示した図。

【図28】本発明の第13の実施形態に係る構成の一例を示した図。

【図29】本発明の第14の実施形態に係る構成の一例を示した図。

【図30】本発明の第15の実施形態に係る製造工程の一例を示した図。

【図31】本発明の第16の実施形態に係る構成の一例を示した図。

【図32】本発明の第16の実施形態に係る構成の他の例を示した図。

【図33】本発明の第16の実施形態に係る構成の他の例を示した図。

【図34】本発明の第17の実施形態に係る構成の一例を示した図。

【図35】本発明の第18の実施形態に係る製造工程の一例を示した図。

【図36】本発明の第18の実施形態に係る製造工程の他の例を示した図。

【図37】本発明の第18の実施形態に係る製造工程の他の例を示した図。

【図38】本発明の第19の実施形態に係る製造工程の一例を示した図。

【図39】本発明の第20の実施形態に係る製造工程の一例を示した図。

【図40】本発明の第21の実施形態に係る製造工程の一例を示した図。

【図41】本発明の第22の実施形態に係る製造工程の一例を示した図。

【図42】本発明の第23の実施形態に係る製造工程の一例を示した図。

【図43】本発明の第24の実施形態に係る製造工程の一例を示した図。

【図44】本発明の第25の実施形態に係る製造工程の一例を示した図。

【図45】本発明の第26の実施形態に係る製造工程の一

一例を示した図。

【図46】本発明の第27の実施形態に係る構成の一例を示した図。

【図47】本発明の第28実施形態に係る構成の一例を示した図。

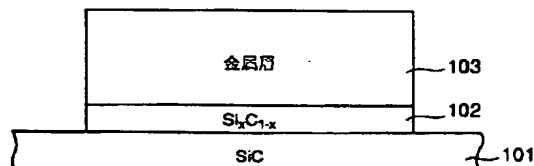
【図48】本発明の第28実施形態に係る構成の他の例を示した図。

【符号の説明】

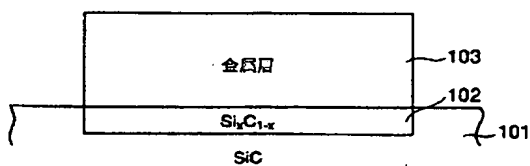
101、130、140…SiC基板  
 102… $\text{Si}_x\text{C}_{1-x}$ 層  
 103、112…金属層  
 104、121、131、141…第1元素層  
 105、122、132、142…第1元素炭化物層  
 106…ポリSi層  
 107…ドーフトポリSi層  
 108、111、155、165…アモルファス領域  
 109…ポリSiC層  
 110…ドーフトポリSi層  
 113…炭化物層  
 120…ポリSiC層  
 123、143…第2元素層  
 124、134、144…第2元素珪化物層  
 125…第1元素、第2元素、第1元素炭化物、第2元素珪化物の混在層  
 126、136…第1元素、第2元素の混在層  
 127、137、154、163…キャップ層  
 133…第2元素窒化物層  
 135…第1元素、第2元素窒化物、第1元素炭化物、第2元素珪化物の混在層  
 145、152、162…第3元素高濃度層  
 146、166…第3元素層  
 151…第1元素、第2元素、第3元素、第1元素炭化物、第2元素珪化物の混在層  
 153…第1元素、第2元素、第3元素の混在層  
 161…第3元素、第4元素、第4元素炭化物、第4元素珪化物の混在層  
 167…第4元素層  
 201、222…SiC-IGBT  
 202、215、223…配線材

203…Alワイヤ  
 210…SiC-SBD  
 211、251…SiC基板  
 212…SiCエピタキシャル層  
 213…ショットキー電極  
 214…オーミック電極  
 221…SiC-SBD  
 224…金属層  
 225、226…電極  
 252… $\text{SiO}_2$ 膜  
 253、254…電極材  
 255…電極  
 301…SiC基板  
 302、322、333、336、343、346、354、364、374、383、394… $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層  
 303、323、332、335、342、345、353…キャップ層  
 304、334、344…Ge層  
 321… $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 堆積層  
 331、341、351、362、372、392…イオン注入領域  
 352、381、391…混合物層  
 361、371…ポリSi堆積層  
 363、373…電極  
 382…キャップ層、393  
 401…SiC基板  
 402…SiCエピタキシャル成長層  
 403…ドーピング層  
 404…表面電極  
 405…表面処理層( $\text{Si}_{1-x-y}\text{C}_x\text{Ge}_y$ 層)  
 406…表面電極  
 500、510…n型SiC基板  
 501、511…n型SiCエピタキシャル層  
 502…p型SiC層  
 503、513…ショットキー電極  
 504…ポリシリコン層  
 505、514…オーミック電極  
 512…シリコン酸化膜

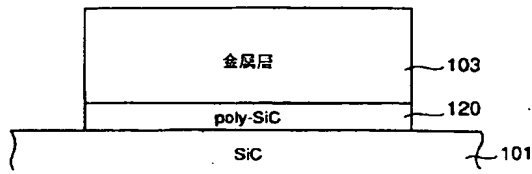
【図1】



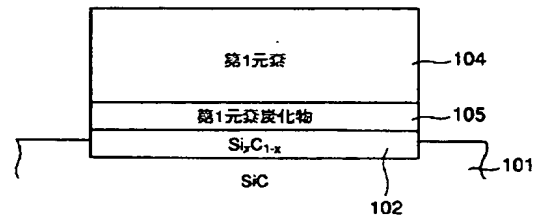
【図2】



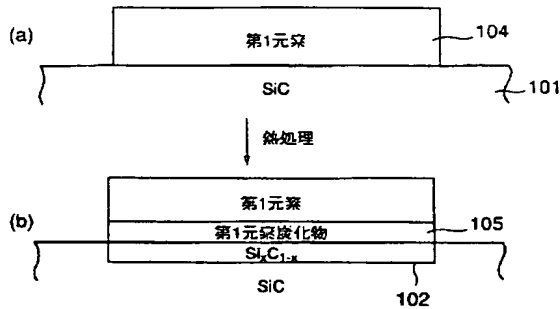
【図3】



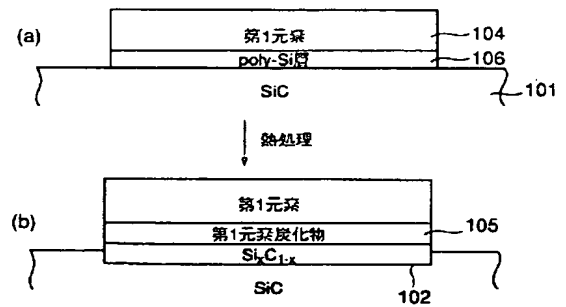
【図4】



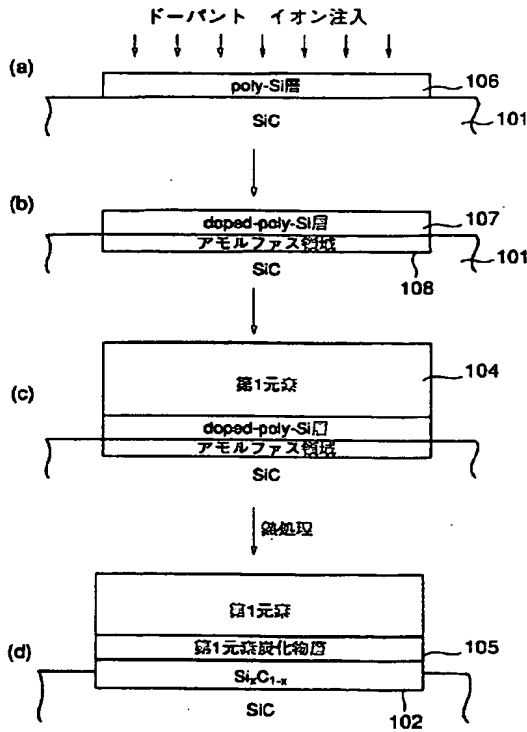
【図5】



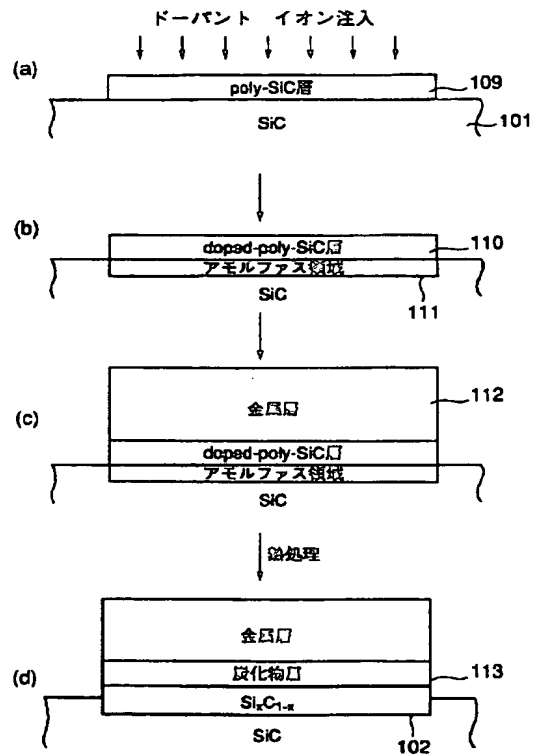
【図6】



【図7】

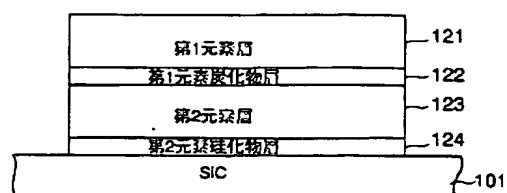


【図8】

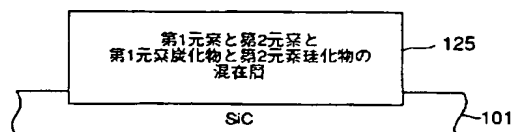




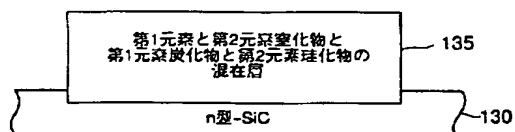
【図9】



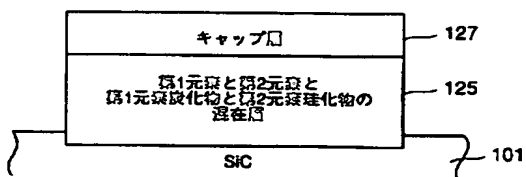
【図11】



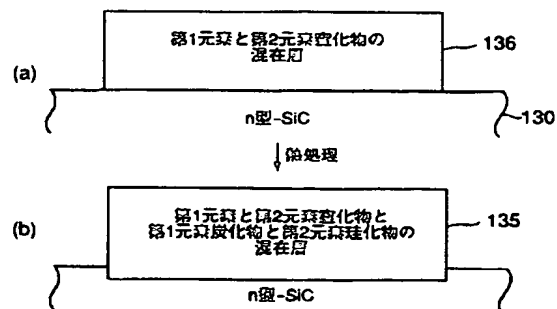
【図16】



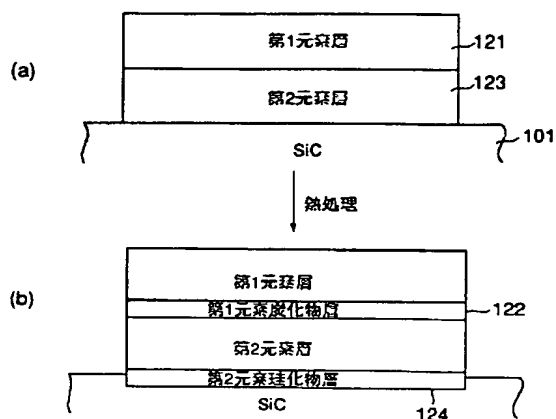
【図13】



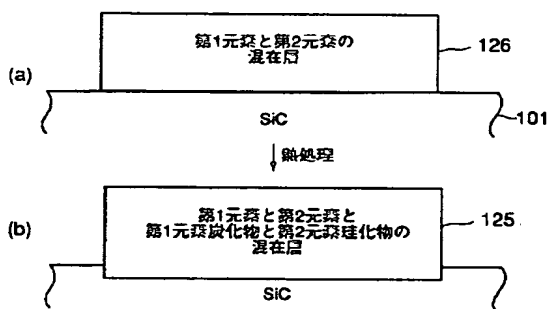
【図17】



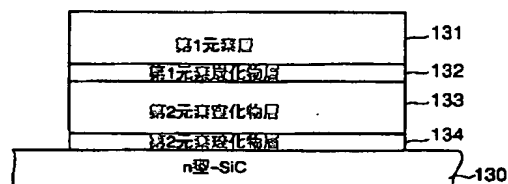
【図10】



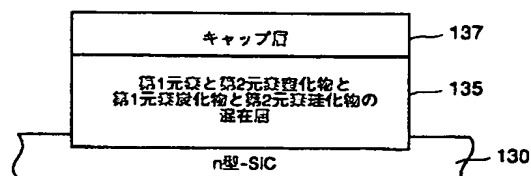
【図12】



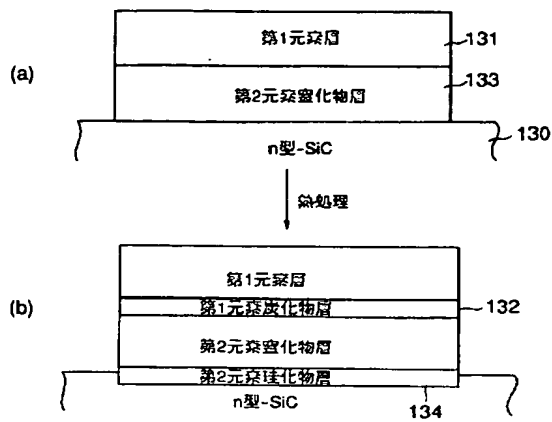
【図14】



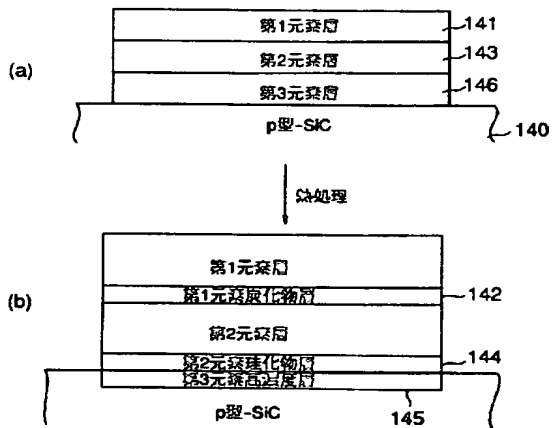
【図18】



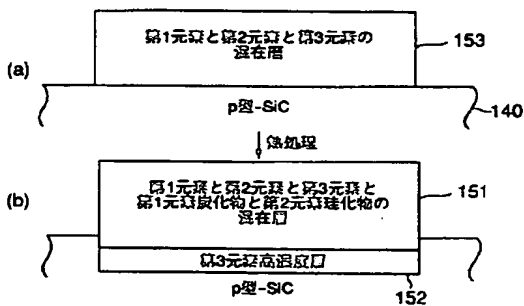
【図15】



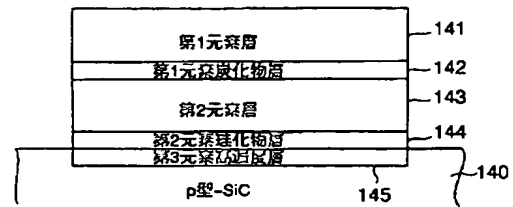
【図20】



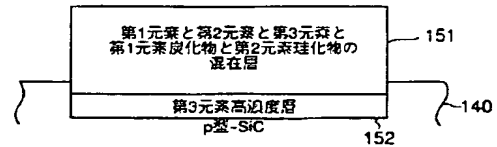
【図22】



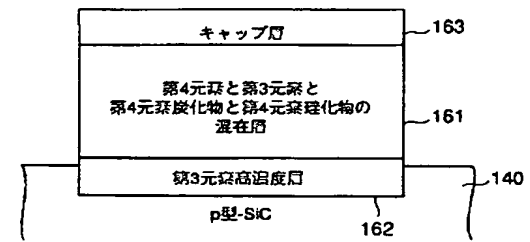
【図19】



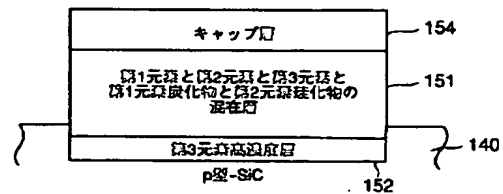
【図21】



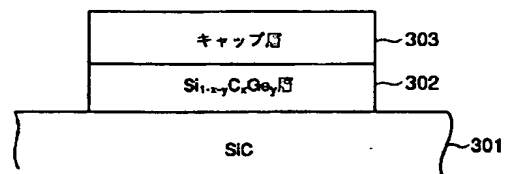
【図25】



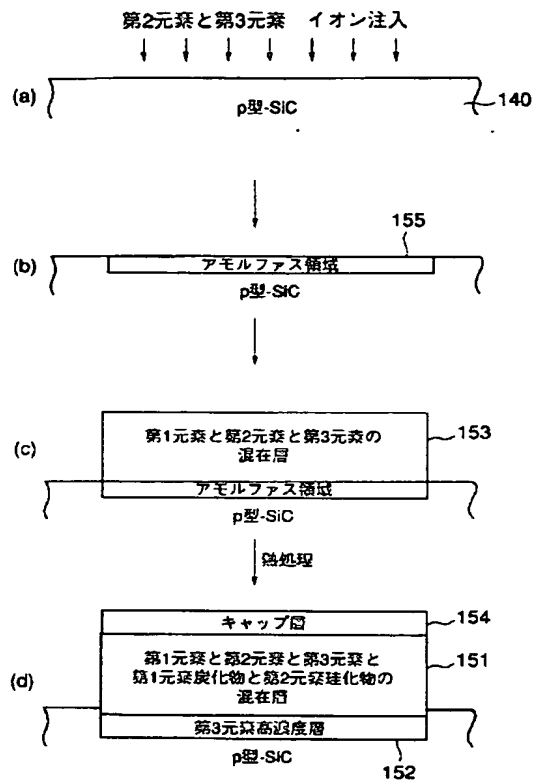
【図23】



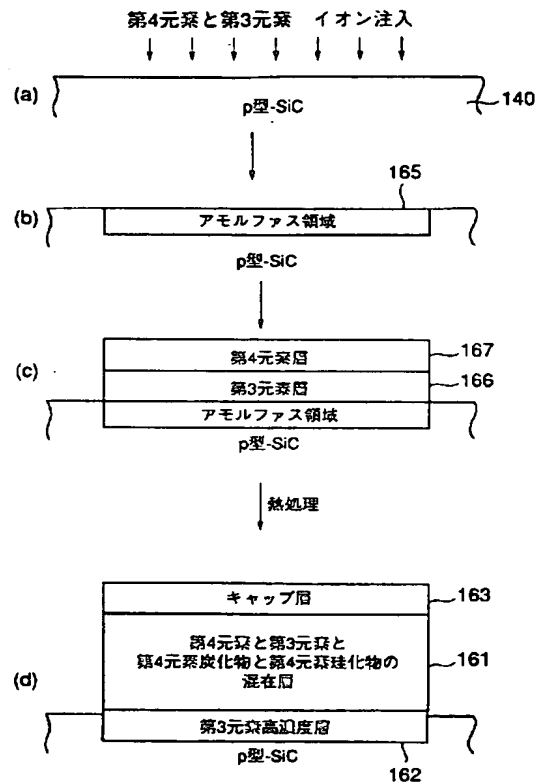
【図31】



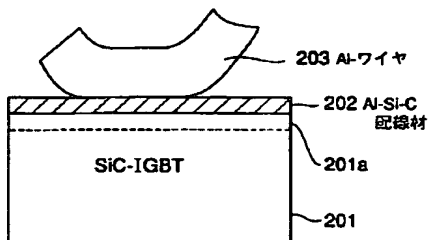
【図24】



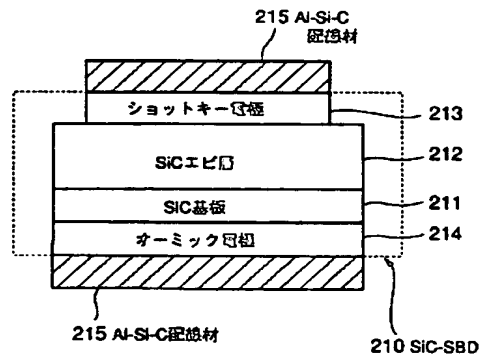
【図26】



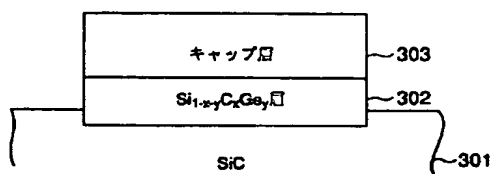
【図27】



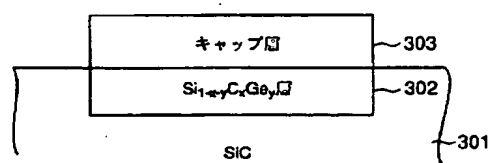
【図28】



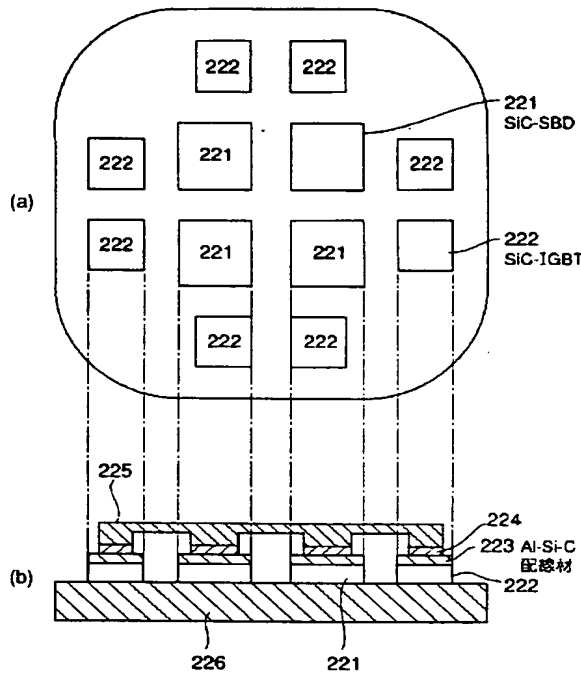
【図32】



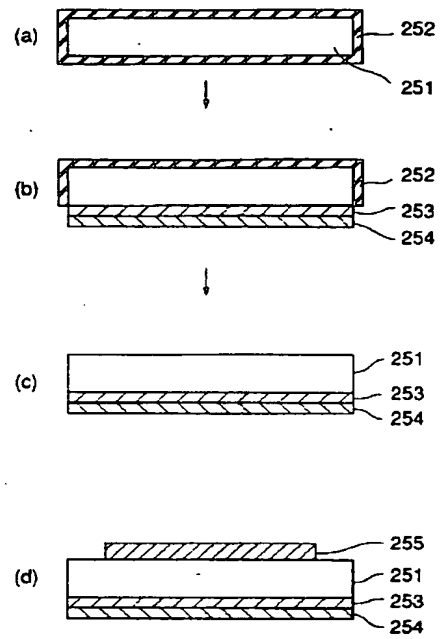
【図33】



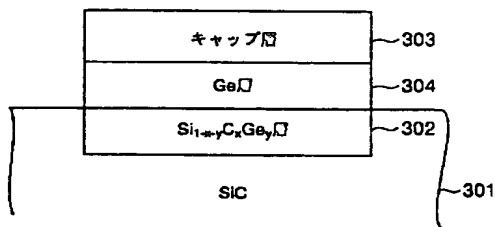
【図29】



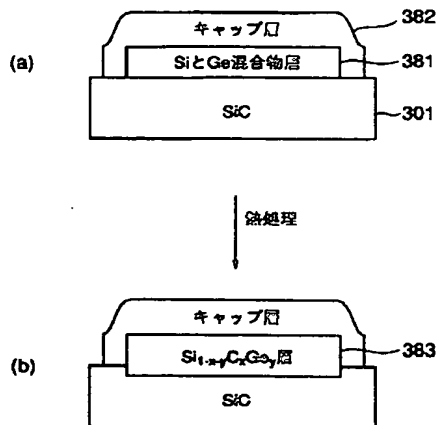
【図30】



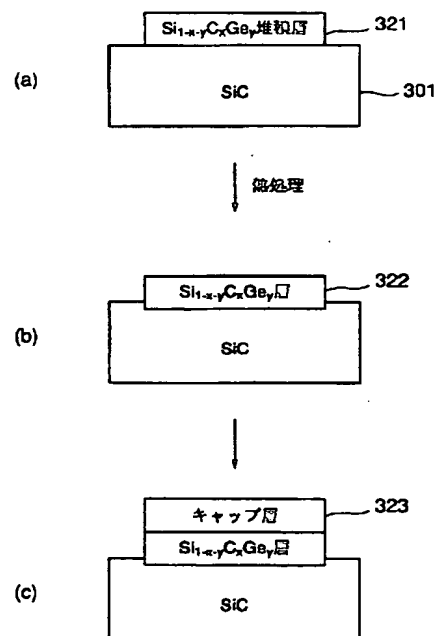
【図34】



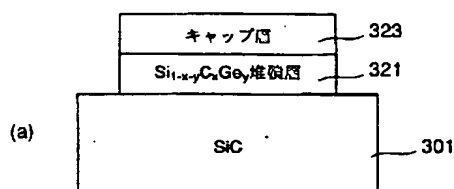
【図44】



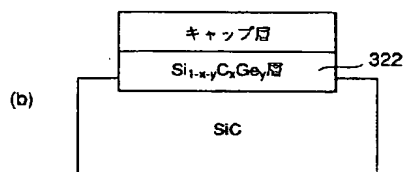
【図35】



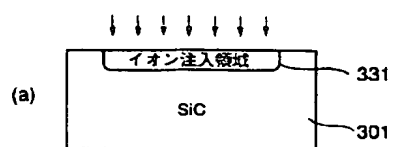
【図36】



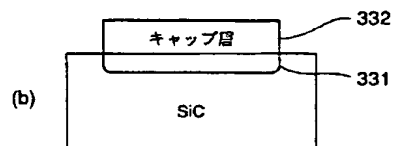
熱処理



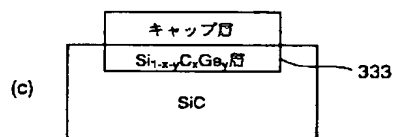
【図37】



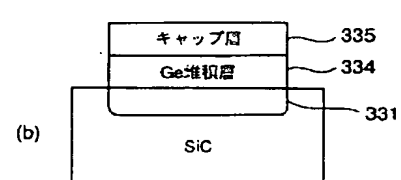
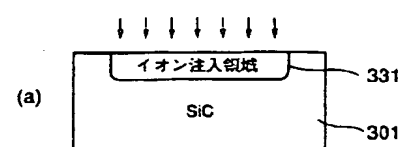
↓



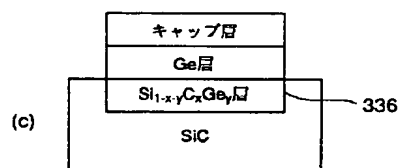
熱処理



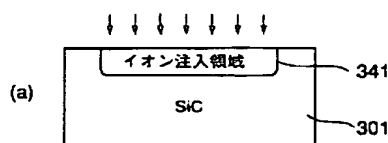
【図38】



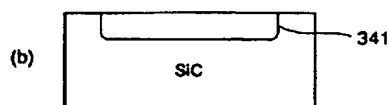
熱処理



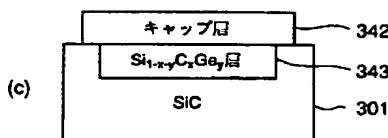
【図39】



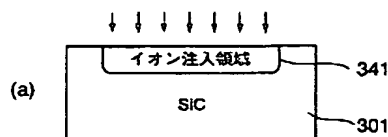
↓



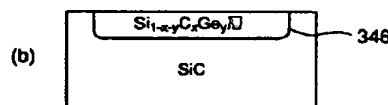
熱処理



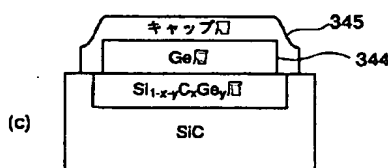
【図40】



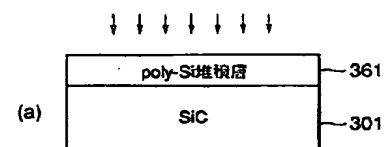
熱処理



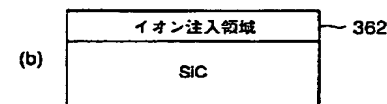
↓



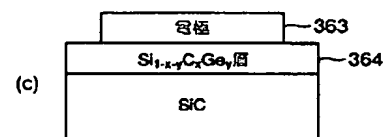
【図42】



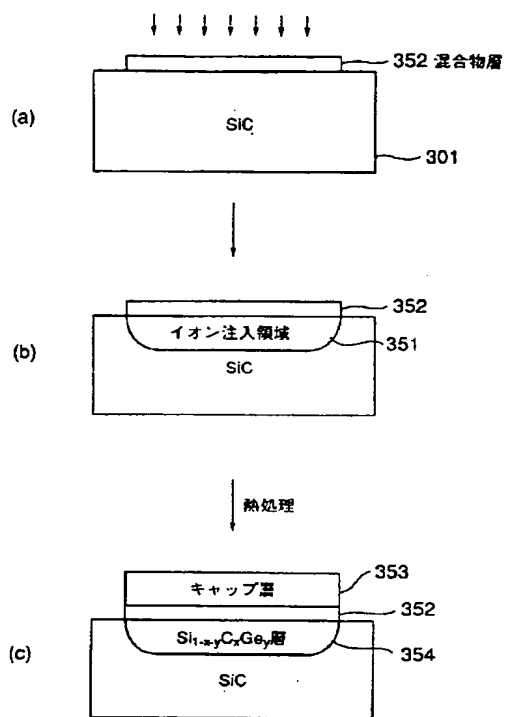
↓



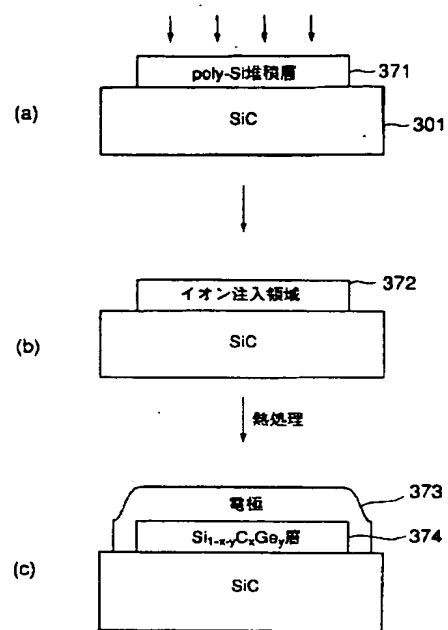
熱処理



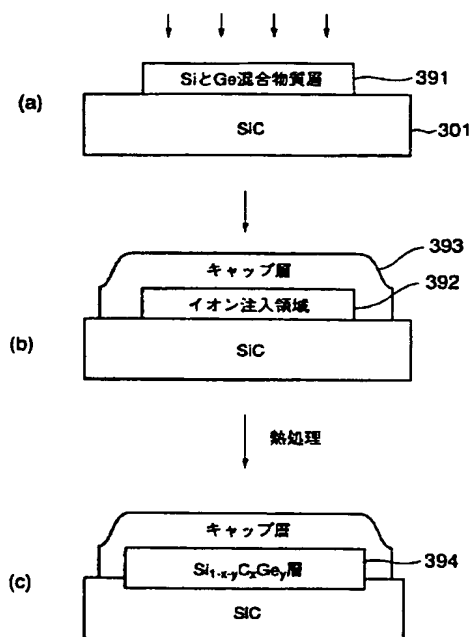
【図41】



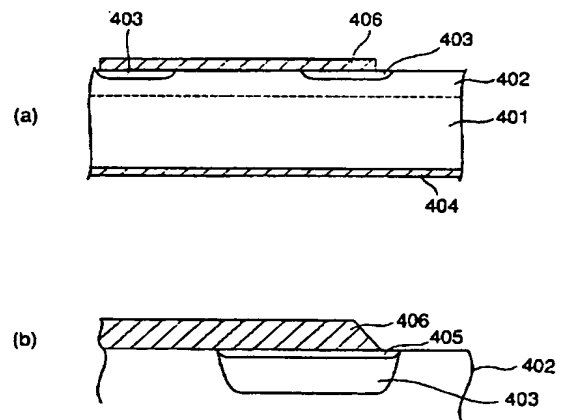
【図43】



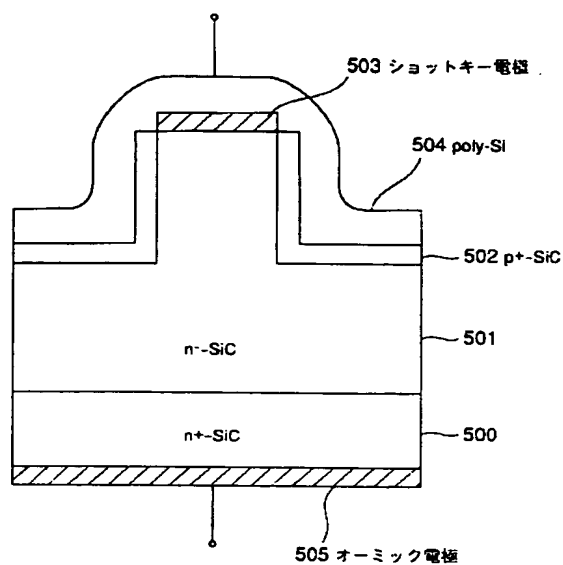
【図45】



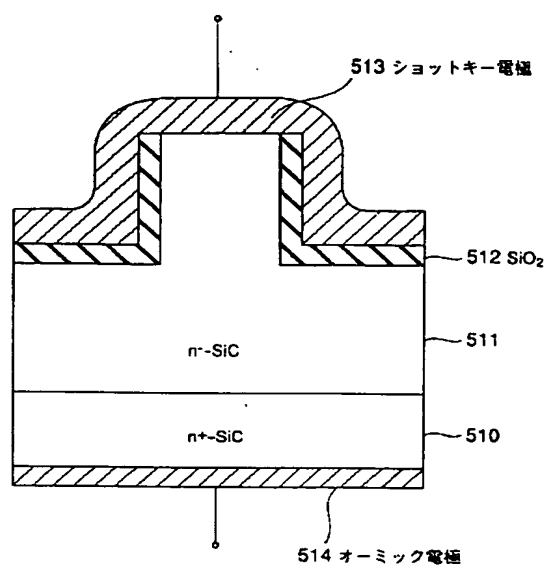
【図46】



【図47】



【図48】



フロントページの続き

(72)発明者 滝川 修  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内  
(72)発明者 今井 聖支  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内

(72)発明者 藤本 英俊  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内  
Fターム(参考) 4M104 AA03 AA07 BB01 BB02 BB04  
BB05 BB06 BB07 BB09 BB14  
BB16 BB17 BB18 BB20 BB21  
BB24 BB25 BB26 BB27 BB34  
BB37 BB38 BB40 CC01 DD35  
DD78 DD91 GG03 HH15 HH20